



内置MOS，8A 高效率升压DC-DC转换器

概要

CS5025E是一款采用CMOS工艺升压型开关稳压器,其主要包括一个参考电压源,一个振荡电路,一个误差放大器,一个相位补偿电路,通过PWM / PFM切换控制电路。CS5025E内置MOS的设计,只需12个外围元件,极简的外围电路,可以最大限度的保证电源模块的可靠性以及避免电源模块设计的复杂化。CS5025E最高可提供13V恒定的电压输出;最大可保证8A的峰值电流下负载稳定工作;低至2.5V的启动电压,3~12V的宽工作电压范围,可最大限度的适用于各种终端设备。CS5025E提供了ESOP10的封装类型,其额定的工作温度范围为-40°C至85°C。

封装

- ESOP10L

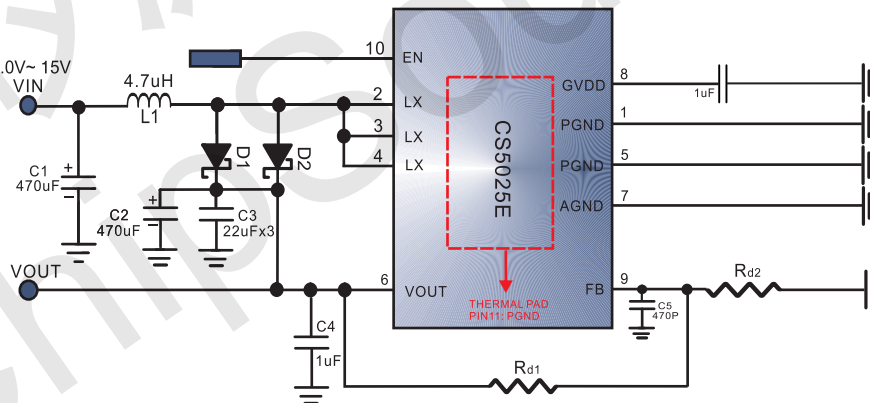
特征

- 输入电压范围:3~12V
- 可调电压输出最高至 13V
- 振荡频率: 600KHz
- 精准的反馈参考电压: 1V(±2%)
- 内置0.08Ω, 8A, 15V的 MOSFET
- 关断电流: <36μA
- 过温保护
- 过压保护
- 封装: ESOP10L

应用

- 充电设备
- LCD 显示器
- 数码相机
- 手持设备
- 移动终端

典型应用电路图

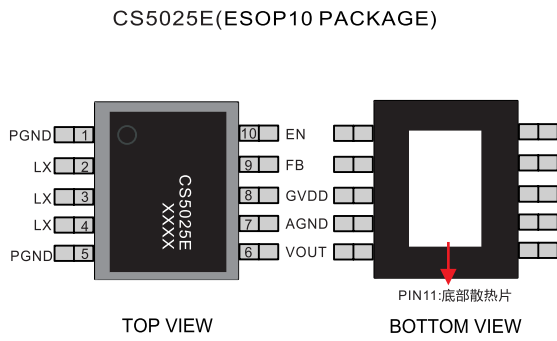


Notes :

- (1)L1 使用 4.7uH, 饱和电流在10A以上的一体成型电感
- (2)D1,D2 位置放置型号为SS54的肖特基二极管

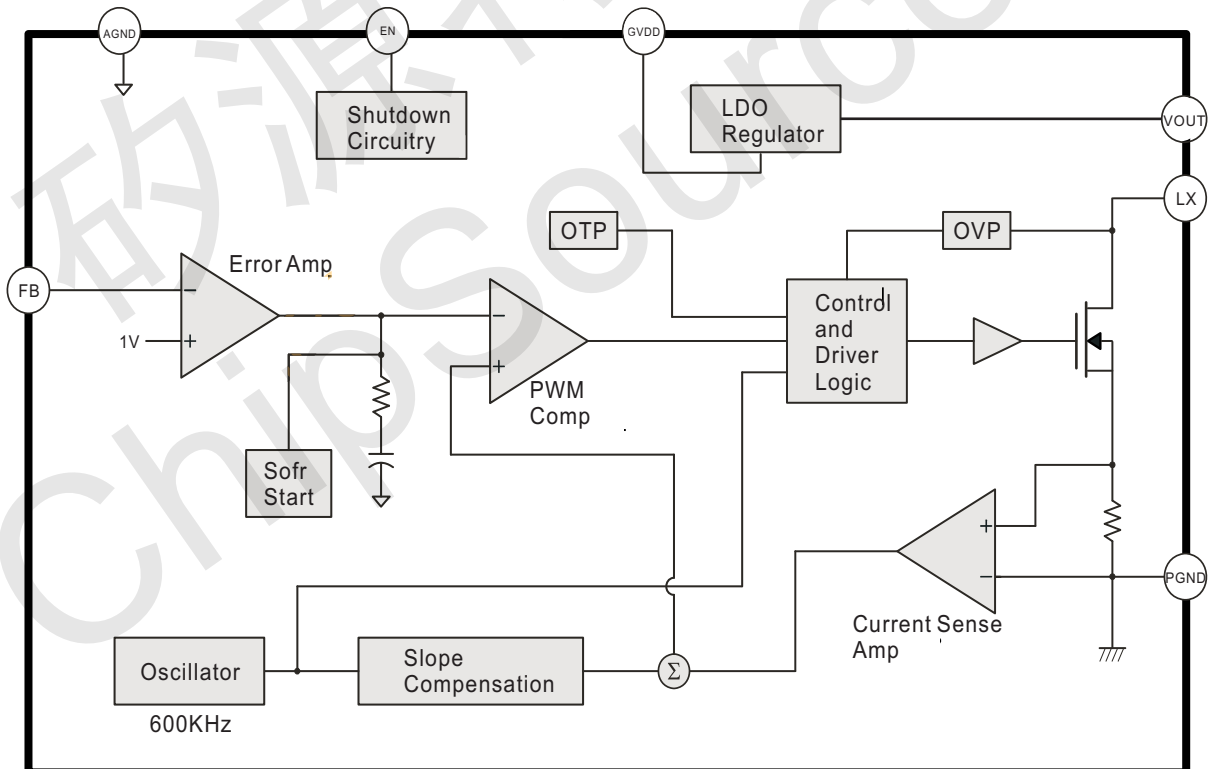


管脚定义以及说明



序号	说明	I/O	功能
1	PGND	P	功率地
2	LX	I	开关切换管脚, 连接外部电感器
3	LX	I	开关切换管脚, 连接外部电感器
4	LX	I	开关切换管脚, 连接外部电感器
5	PGND	P	功率地
6	VOUT	O	电源输出管脚
7	AGND	P	模拟地
8	GVDD	O	下管栅驱动电压
9	FB	I	反馈管脚
10	EN	I	使能控制管脚(高电平有效)
11	底部散热片	P	必须和PGND相连接, 必须大面积覆铜以增加散热性能

功能框图





极限参数表¹

参数	描述	数值	单位
V_{IN}	无信号输入时供电电源	13	V
V_I	输入电压	-0.3 to $V_{IN}+0.3$	V
T_J	结工作温度范围	-40 to 150	°C
T_{SDR}	引脚温度 (焊接10秒)	260	°C
T_{STG}	存储温度范围	-65 to 150	°C

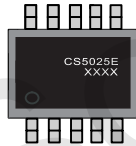
推荐工作环境

参数	描述	数值	单位
V_{IN}	电源电压	3.0~12	V
T_A	环境温度范围	-40~85	°C
T_j	结温范围	-40~125	°C

热效应信息

参数	描述	数值	单位
θ_{JA}	封装热阻---芯片到环境热阻	45	°C/W
θ_{JC}	封装热阻---芯片到封装表面热阻	10	°C/W

订购信息

产品型号	封装形式	器件标识	包装尺寸	卷带宽度	数量
CS5025E	ESOP10L		13"	12mm	2500
			管装		100

ESD 范围

ESD 范围HBM(人体静电模式) ----- ±2kV
ESD 范围MM(机器静电模式) ----- ±200V

1. 上述参数仅仅是器件工作的极限值, 不建议器件的工作条件超过此极限值, 否则会对器件的可靠性及寿命产生影响, 甚至造成永久性损坏。
2. PCB板放置CS5025E的地方, 需要有散热设计, 使得CS5025E底部的散热片和PCB板的散热区域相连, 并通过过孔和地相连。



Recommended Operating Conditions

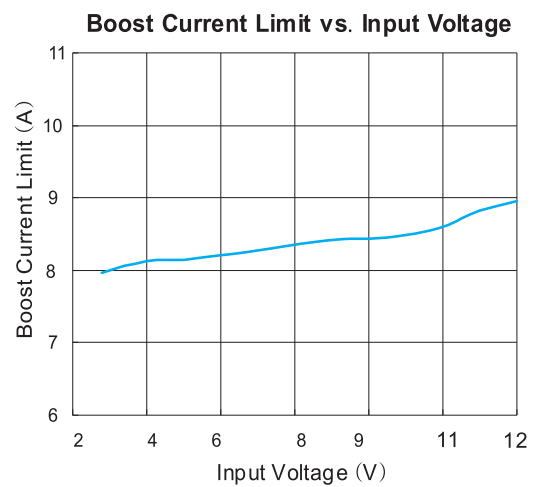
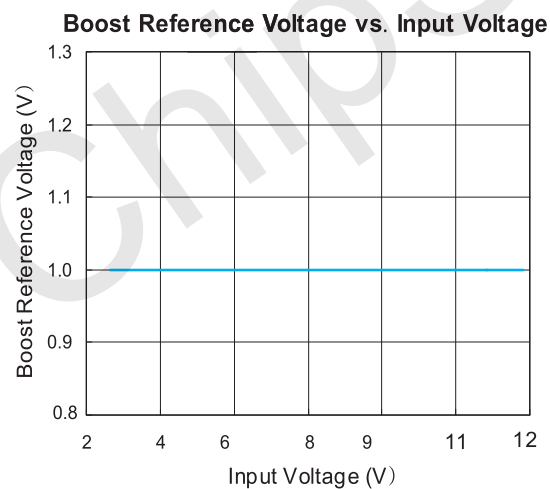
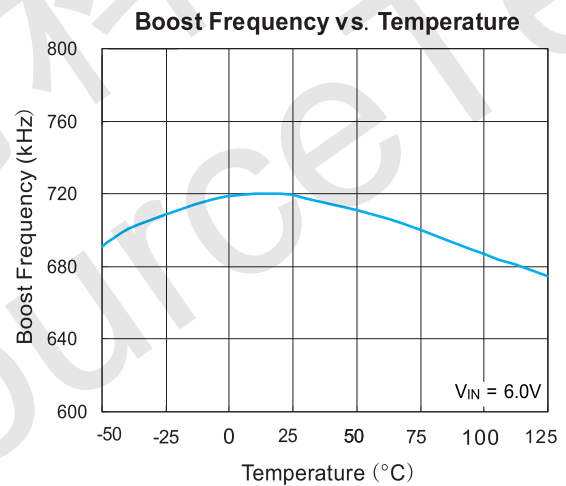
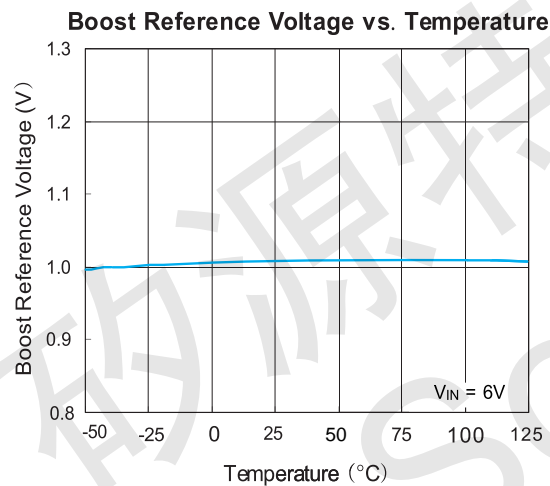
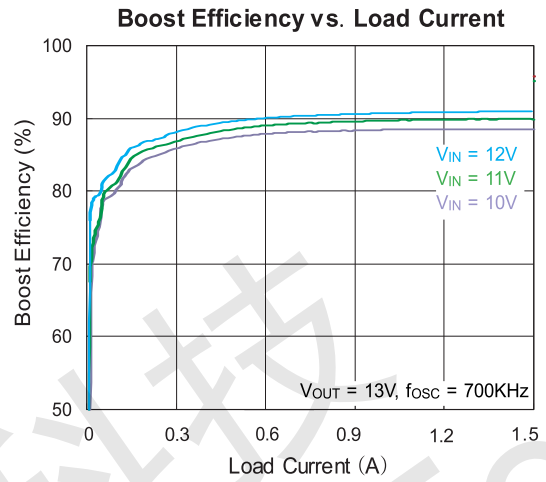
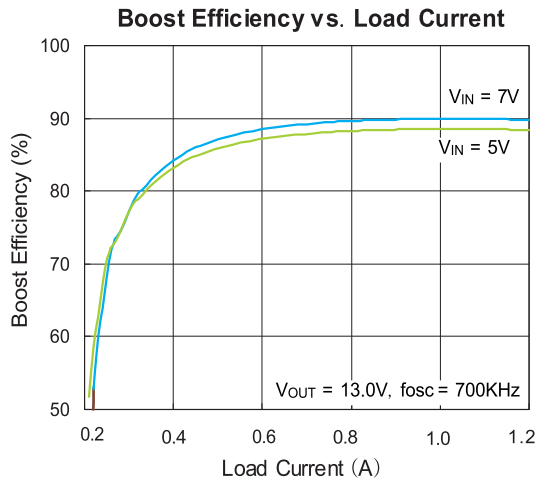
Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Supply Voltage	V _{IN}		3		12	V
Operating Temperature Range	T _A	Ambient Temperature	-40		+85	°C

DC Electrical Characteristics (V_{IN}=3.7V, T_A=25°C, unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
System Supply Input						
Input Supply Range	V _{IN}		3.0		12	V
Under Voltage Lockout	V _{UVLO}			2.5		V
UVLO Hysteresis				0.1		V
Quiescent Current	I _{CC}	V _{FB} =1V, No switching		0.2		mA
Average Supply Current	I _{CC}	V _{FB} =1V, Switching		2.5		mA
Shutdown Supply Current	I _{CC}	V _{EN} =GND			36	uA
Oscillator						
Operation Frequency	F _{OSC}		500	600	700	Khz
Frequency Change with Voltage	Δf / ΔV	V _{IN} =3V to 12V		5		%
Maximum Duty Cycle	T _{DUTY}			90		%
Reference Voltage						
Reference Voltage	V _{REF}		0.98	1.0	1.02	V
Line Regulation		V _{IN} =3V ~ 12V		0.2		% / V
Enable Control						
Enable Voltage	V _{EN}		1.5			V
Shutdown Voltage	V _{EN}				0.3	V
MOSFET						
On Resistance of Driver	R _{DS (ON)}	I _{LX} = 4A		0.08		Ω
Protection						
OCP Current	I _{OCP}			8.0		A
OTP Temperature	T _{OTP}			+150		°C



特征曲线





功能描述

应用信息

CS5025E 是一款电流模式PMW控制的升压电源转换器,内置15V / 8A MOSFET 最高可提供13V的输出电压。

软启动功能

CS5025E为了避免电源上的浪涌电压,在芯片内部集成了软启动功能。在芯片启动之后,通过内部软启动功能来控制误差放大器的输出,使得脉宽增长缓慢,从而减小输入浪涌电流。

过温保护功能 (OTP)

CS5025E 内置过温关断,避免由于过温造成的芯片损坏。典型条件下,关断温度设定在150°C,此时芯片关闭功率管,直到芯片温度下降到120°C,芯片重新开始工作。

过压保护功能 (OVP)

在一些FB管脚分压电阻异常的情况下,PWM信号超出最大占空比的时候,升压电压越来越高,当输出电压超过OVP的阈值电压的时候,输出功率将被立即关闭。OVP的阈值电压为15V。

功率电感的选择

在确定的输入输出电压的情况下,电感量决定了电感电流的上升斜率及下降斜率。电感电流纹波率:

$$r = \frac{\Delta I_L}{I_{L-avg}} = \frac{R_o * (1-D) * D}{L * f}$$

其中 R_o 为输出负载等效阻抗, f 为CS5025E的开关频率。函数 $r=f(D)$ 在1/3处有最大值。在其他条件不变的情况下,电流纹波率 r 与电感量 L 成反比,要保证系统工作在连续工作模式,必须满足 $r < 2$, 由此得到电感的最小值:

$$L_{min} = \frac{R_o * (1-D)^2 * D}{2 * f}$$

而过小的电感电流纹波率,会导致大的电感量及电感体积,必须确定一个最小纹波率,由此得到电感的最大值 L_{max} 。另一方面,大的纹波率导致大的电容电流有效值影响效率,需要在两者间折衷。在使用小ESR电容时,可以增大电流纹波率以减小电感体积。为避免电感饱和,电感的额定电流必须大于芯片的过流限制点,CS5025E电流峰值限制典型值为10A。推荐使用4.7uH,饱和电流超过10A的功率电感。

输入输出电容的选择

输出电容的选择主要取决于所需要的输出电压纹波,为减小输出电流纹波,必须使用低ESR的电容,可以采用多个电容并联的方式。同时,在应用时,由于负载在某段时间内将超出系统的最大输出功率,所以必须采用较大的电容避免输出电压大的下掉。

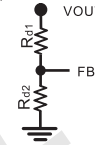
输出二极管的选择

输出二极管的选择取决于输出电压和输出电流。二极管的平均电流等于系统的输出电流,使用的二极管的额定电流必须大于输出电流,同时二极管上的损耗正比于二极管正向导通压降,应选取正向压降小的二极管。在二极管关断阶段,二极管的反向电压为输出电压,应选取反向耐压大

输出电压设定

如下图中所示,输出电压由连接到反馈脚的分压电阻 R_{d1}, R_{d2} 设定,反馈脚电压 V_{FB} 为1V,则输出电压可以设定如下:

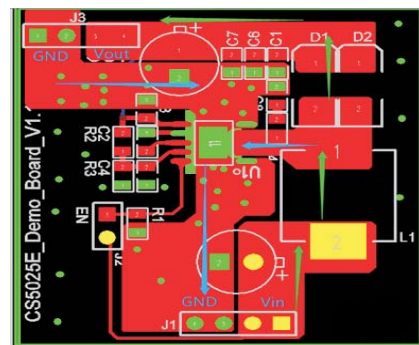
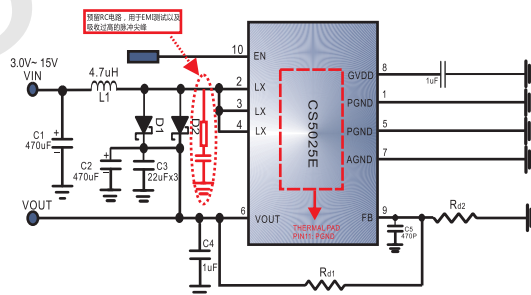
$$V_{out} = (R_{d1} + R_{d2}) / R_{d2}$$



Layout 注意事项

为了提供升压系统的设计可靠性,请在设计CS5025E的PCB Layout的时候,要特别注意以下几点,设计的图示如下:

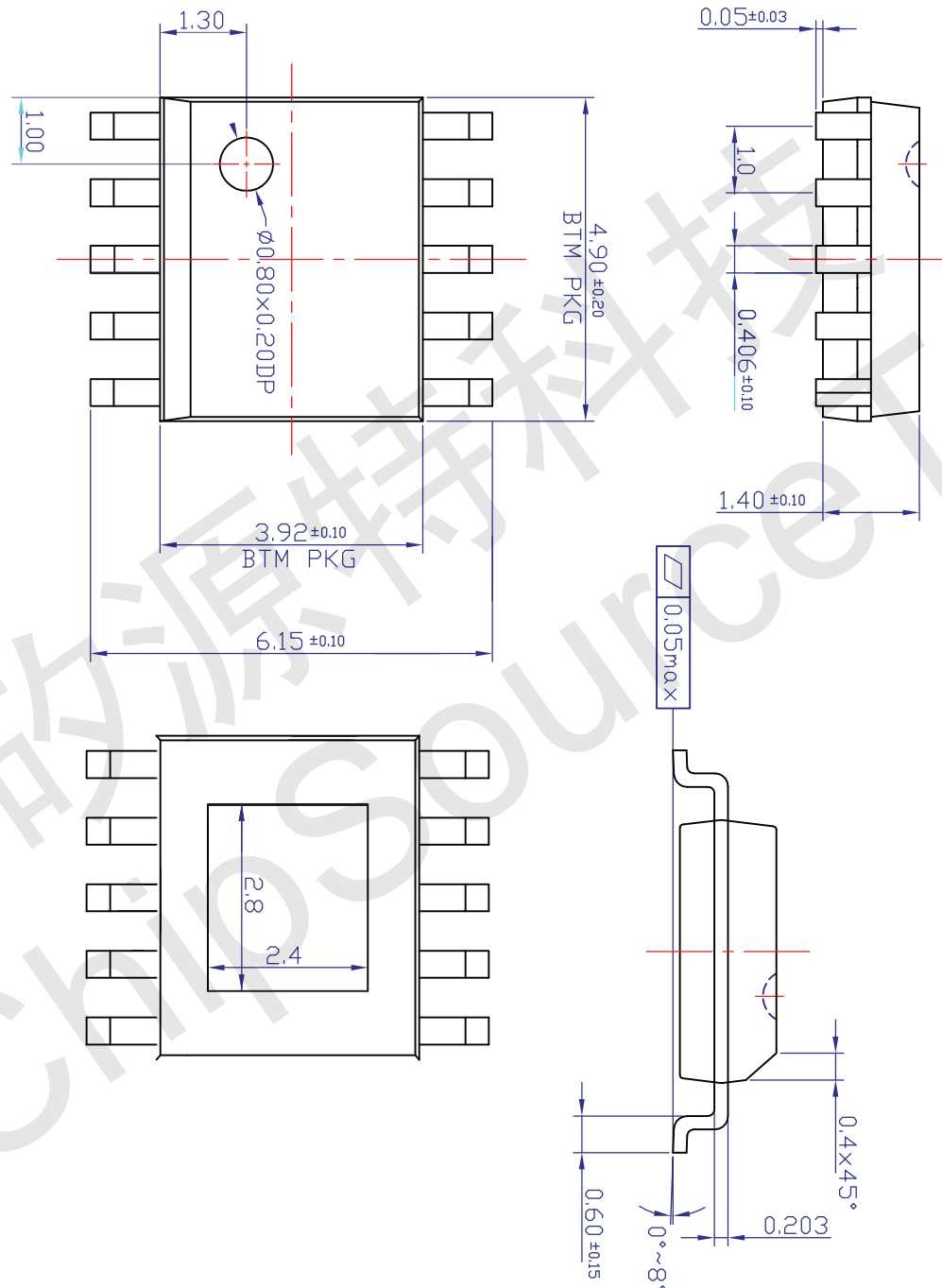
- 所有的GND包括各个电容的GND都应该有良好的连接,可以就近与大面积的铺铜相连接,尽可能减小地回路的电阻和电感。芯片的大电流路径为:VIN→电感→LX(PIN2、3、4)→肖特基→输出滤波电容→GND(绿色箭头和蓝色箭头表示电流流向路径),电流路径上的走线要尽可能的短、粗。
- 电感应该尽可能靠近芯片,以缩短LX到电感的走线距离,LX走线尽可能短粗,有利于性能,效率,EMI的提升,如果EMI有问题,可以在靠近LX的地方加入RC吸波电路,具体的取值可以和原厂联系
- 肖特基和电感紧邻放置,尽可能缩短走线距离,PCB底部做铺铜处理加大散热面积,放置过孔焊盘
- 升压输出的走线也要尽可能粗,输出滤波电容在肖特基附近,电容地尽可能离芯片底部地近,取样脚与取样点的走线尽量短;
- 芯片内部Mos管最高耐压15V,设计时要考虑LX脚脉冲尖峰高度。





CS5025E
封装信息

CS5025E ESOP10L



Note : 1. Follow from JEDEC MS-012 BC.
2. All sizes are millimeters.



MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或防静电材料包装或运输。